



应用笔记

ACM32H5 系列芯片
TCM 和 Cache 的使用说明和注意事项

版本: V1.0

日期: 2024-11-20

上海航芯电子科技股份有限公司

1. 概述

本应用手册适用于 ACM32H5 系列芯片。它描述了芯片的 ITCM/DTCM/ICACHE/DCACHE 的使用方法和注意事项。

本应用说明应与相关的用户手册、数据手册一同阅读。

2. 使用说明

2.1. ITCM 和 DTCM

ITCM 映射的地址空间为 0x00000000-0x00007FFF, 共 32KB。使能之前, 不可访问。DTCM 映射的地址空间为 0x20000000-0x20007FFF, 共 32KB, 使能之前, 不可访问。系统复位后, ITCM 和 DTCM 默认为未使能状态。ITCM 和 DTCM 为内核紧凑 SRAM, CPU 访问 ITCM 和 DTCM 的速度比访问 SRAM1/SRAM2/SRAM3 的速度快。

ITCM 和 DTCM 不可 Cache, 即使被 MPU 配置成可 Cache 的空间。

Reset_handler 中会先用汇编使能 DTCM, 然后在 SystemInit 函数中使能 ITCM。

可以将中断向量表从 SPI Flash 拷贝到 ITCM, 把中断入口函数链接在 DTCM, 这样的中断响应和退出基本是最快的, 可以参考 SDK 包中的 ITCM Demo。

2.2. ICACHE 和 DCACHE

ICACHE 的大小为 16KB, 2 ways, 256 sets, 每个 Cache Line 为 32 字节。

DCACHE 的大小为 16KB, 4 ways, 128 sets, 每个 Cache Line 为 32 字节。

ICACHE 使能后, 取指时, 如果不命中, 会将 32 字节的指令加载到 Cache, 然后从 Cache 中读取对应地址的指令。ICACHE 对应的空间通常是 0-0x1FFFFFFF, 默认属性为可 Cache, 读分配, 写采用 Write Through 方式。

DCACHE 使能后, 取数据时, 如果不命中, 会将 32 字节的指令加载到 Cache, 然后从 Cache 中读取对应地址的数据。ICACHE 对应的空间通常是 0x20000000-0x3FFFFFFF, 默认属性为可 Cache, 读分配, 写分配, Write Back 方式。

ICACHE 和 DCACHE 不可直接访问。

INS_ACCELERATE_ENABLE 宏为 1 时, 使能 ICACHE。

DATA_ACCELERATE_ENABLE 宏为 1 时, 使能 DCACHE。

2.3. MPU

芯片采用 ARM V8 架构, 最多可配置 8 个 Region, 区域之间不可重叠。

MPU 要配置的内容包括: 存储属性, 和 Cache 相关; 访问权限, 包括读写权限和执行权限。

存储属性: 是否可 Cache, Cache 分配策略: 读分配, 写分配, Cache 写属性: Write Through (写通方式) 和 Write Back (回写方式)。

读分配: 读数据/指令时未命中, 从下级存储器中读取数据到 Cache 中。

写分配: 写数据未命中, 分配一块 Cache, 将数据写到 Cache 中, 如果是写通方式, 则 Cache 控制器会再将数据写到下级存储器中, 如果是回写方式, 则先写到 Cache 中, 标记 Dirty, 等到该区域 Cache 因为 Cache 策略要被用于其他区域的 Cache 时, Cache 控制器会自动将数据写到下级存储中。

Cache 控制器的行为, 对 DMA 不可见, DMA 的行为, 对 Cache 控制器来说也是不可见的。因此当使能 DCache 后, 就需要对 DMA 要用到的存储空间设置成不可 Cache 来解决一致性的问题。

读写权限: 普通权限的代码对该区域的读写权限, 特权代码对该区域的读写权限。

执行权限: 控制该区域是否能执行指令的权限。

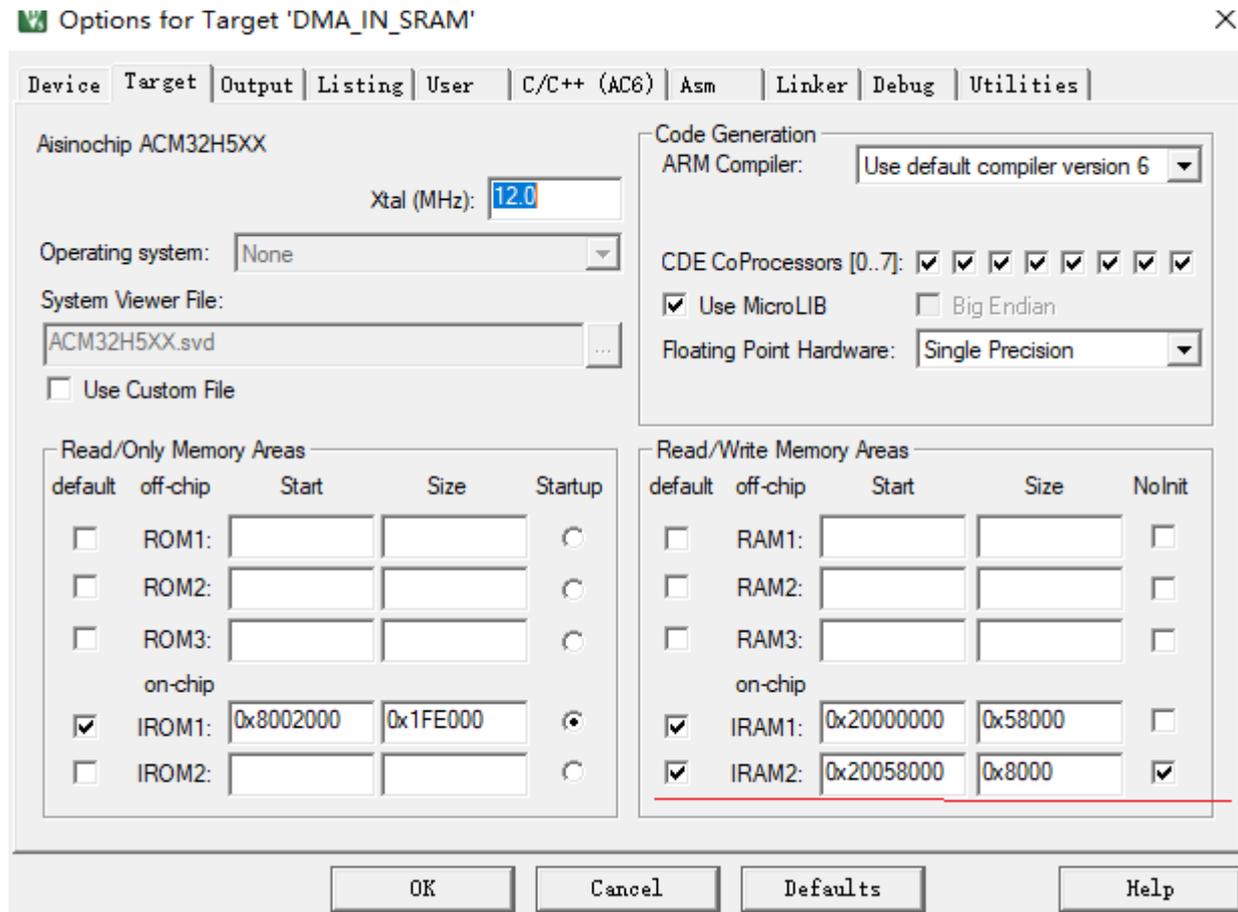
SDK 开发包中的 MPU Demo 展示了 MPU 的配置。

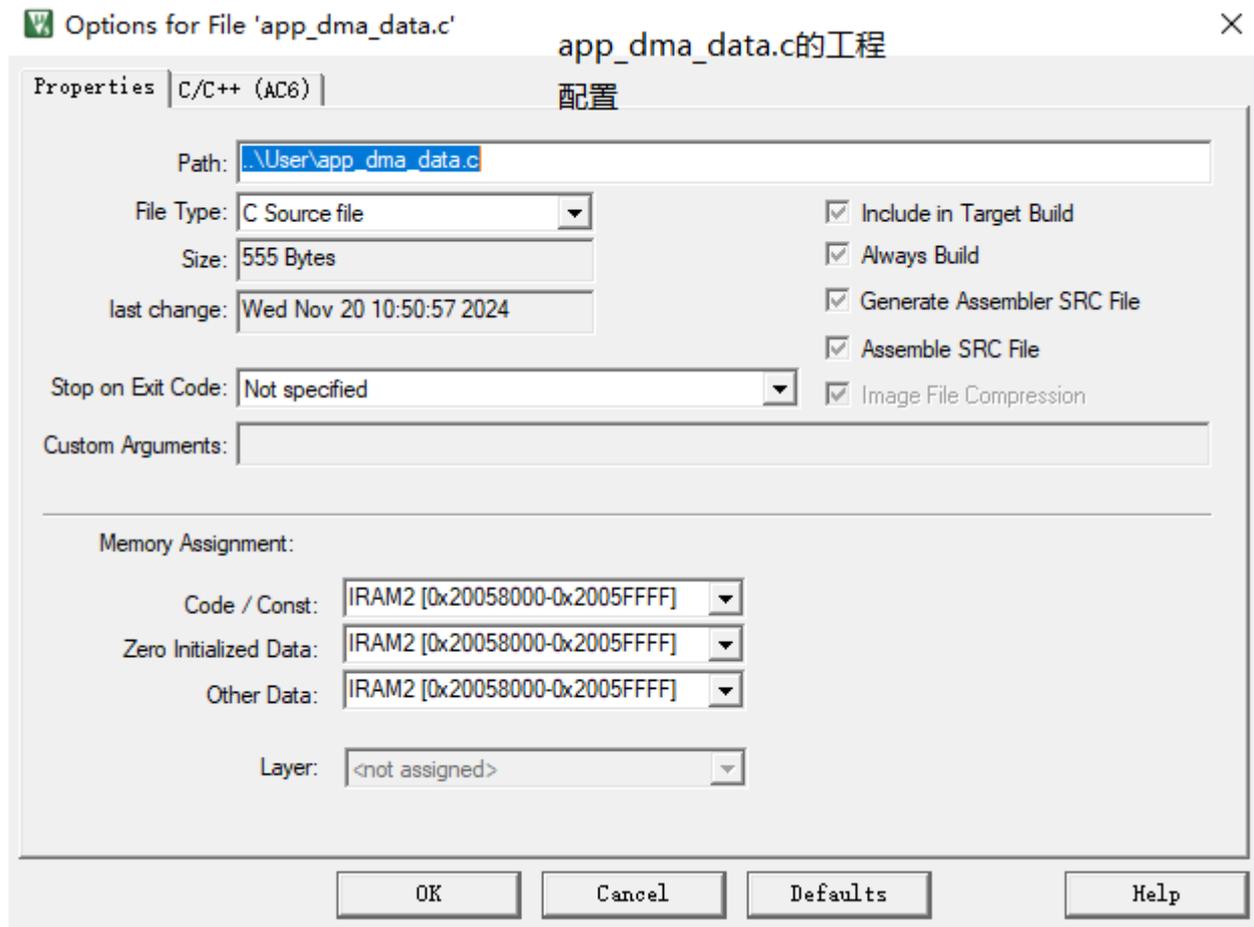
3. 注意事项

3.1. DCACHE 开启后，使用 DMA 需要注意的事项

如上文所述，DCACHE 开启后，需要对 DMA 要用到的存储空间设置成不可 Cache 来解决一致性的问题。MPU Demo 中的 DMA_IN_SRAM 工程，将 0x20058000-0x2005FFFF 区域配置成不可 Cache 后，再使能了 DCACHE。同时，在 Keil 中如下图专门配置了相应的区域用来存放不可 Cache 的变量。

当然，也可以将 DMA 要用到的全局变量放到 DTCM 中，因为 DTCM 也是不 Cache 的，详见 MPU Demo 中的 DMA_IN_DTCM 工程。





3.2. DCACHE 开启后，使用 SWD 查看变量需要注意的事项

DCACHE 开启后，使用 SWD 查看变量，看到的数据可能是错误的，因为 SWD 访问数据时是不通过 Cache 的，而使用 Write Back 方式的 Cache 策略时，新的数据可能还在 Cache 中，SWD 看到的数据看到的是老的数据。

4. 版本历史

版本	日期	作者	描述
V1.0	2024-11-19	Aisinochip	初始版

版权声明

本文档的所有部分，其著作权归上海航芯电子科技股份有限公司（简称航芯科技）所有，未经航芯科技授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，航芯科技及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

联系我们

公司：上海航芯电子科技股份有限公司

地址：上海市闵行区合川路 2570 号科技绿洲三期 2 号楼 702 室

邮编：200241

电话：+86-21-6125 9080

传真：+86-21-6125 9080-830

Email: service@aisinochip.com

Website: www.aisinochip.com